

Also published as:

P JP4094075 (B2)

网 EP0747949 (A2)

| EP0747949 (A3) | IS5616886 (A)

MODULE PACKAGE AND PREPARATION WITHOUT WIRE BOND

Publication number: JP8335665 (A)

Publication date:

1996-12-17

Inventor(s):

GIRAAMO ERU ROMAARO; SAMIYUERU JIEI ANDAASON

Applicant(s):

MOTOROLA INC

Classification:
- international:

H01L23/12; H01L23/057; H01L23/498; H01L25/04; H01L25/18;

H01L23/12; H01L23/02; H01L23/48; H01L25/04; H01L25/18;

(IPC1-7): H01L25/04; H01L23/12; H01L25/18

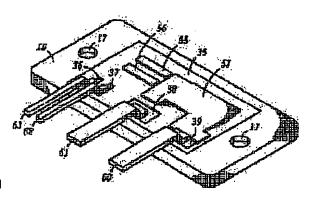
- European:

H01L21/60H; H01L23/057; H01L23/498L

Application number: JP19960163922 19960604 Priority number(s): US19950464112 19950605

Abstract of JP 8335665 (A)

PROBLEM TO BE SOLVED: To manufacture a module package without the use of wire bond by a method, wherein a cavity provided in a perform is divided into a plurality of separate regions by dielectric partitions, while a first conductive-type material is arranged in respective regions to be electrically separated from the other parts. SOLUTION: A preform 15 having a central square cavity is separated into a plurality of regions by a plurality of dielectric partitions. The whole structure laid in a mold is permeated with an aluminum alloy to form a conductive surface. Next, semiconductor dies are coupled with the aluminum surface, so that the cavity may be coated or arranged with a dielectric material layer 35 to cover the dies and the aluminum in the cavity. Next, aperture parts 36-39 are formed to expose the aluminum surface.; Moreover, strips 55, 56 and a patch 57 respectively connected to dies 30, 31 demarcate the outer terminals of aperture parts 36, 37, 39. In such a constitution, an entire package can be manufactured without requiring wire bonding.



Data supplied from the esp@cenet database — Worldwide

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出顧公開發号

特開平8-335665

(43)公開日 平成8年(1996)12月17日

(51) Int.CL*	織別配号	庁内整硬番号	ΡI			技術表示體所
HO1L 25/0	4		HOIL	25/04	Z	
25/1	3			23/12	ବ	
23/1	2					

審査請求 未請求 請求項の数5 FD (全 7 頁)

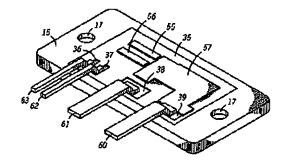
4-1-1-1-1-1		(54) 41/75 1	00000000
(21)出願番号	物顧平8-163922	(71)出願人	
			モトローラ・インコーボレイテッド
(22)出版日	平成8年(1995)6月4日		MOTOROLA INCORPORAT
			RED
(31)優先権主張番号	08/464, 112		アメリカ合衆国イリノイ州シャンパーグ、
(32)優先日	1996年6月5日		イースト・アルゴンクイン・ロード1303
(33)優先權主張国	米国 (US)	(72) 発明者	ギラーモ・エル・ロマーロ
			アメリカ合衆国アリゾナ州86251、スコッ
			ツデール、ノース・セプンティース・スト
			リート 2929 #3085
		(72)発明者	サミュエル・ジェイ・アンダーソン
			アメリカ合衆国アリゾナ州85283、テンプ、
			ウエスト・ダイアモンド・ドライブ 911
		(74)代理人	弁理士 池内 袋明

(54) 【発明の名称】 ワイヤボンドなしモジュールバッケージおよび製造方法

(57)【要約】

【課題】 ワイヤボンドの必要をなくしたモジュールバ ッケージを提供し小型かつ信頼性の高い構造を実現す

【解決手段】 複数のポケットを画定するA!N垂板2 ()をその中に有する空洞 16を備えた多孔性SiCのモ ールドされたプリフォーム15を含むワイヤボンドなし モジュールバッケージおよび製造方法である。プリフォ ーム15はA1によって浸透されかつ該A1は各ポケッ トに被者される。半導体ダイ30,31が前記ポケット の1つにおけるAIの上に実装される。前記AIを窺い かつそこを通る開口36~46を画定する誘電体層35 が配置されてアルミニウムおよびダイ30,31への接 続を露出する。ダイ30、31ねよび前記A1と接触す る誘電体圏35の上に導電性材料が被着され、端子3 6. 37, 38. 39およびダイ30. 31とこれらの 端子との間に相互接続55、56,57を画定する。



(2)

【特許請求の範囲】

【請求項1】 ワイヤボンドなしモジュールバッケージ を製造する方法であって、

1

その中に画定された空洞(16)を備えたプリフォーム (15)を提供する段階。

前記空洞(16)内に前記空洞(16)を複数の別個の 領域(21,22,23.24)に分割する誘躍体仕切 り(20)を提供する段階。

第1の導電性材料の複数の部分を前記複数の領域(2) る段階であって、前記誘電体仕切り(20)は前記第1 の導電性材料の各部分を前記導電性材料のすべての他の 部分から電気的に絶縁するもの、

前記複数の領域(21,22,23,24)の1つにお ける前記第1の導電性材料の第1の部分の上に半導体ダ イ(30,31)を実装する段階、

前記複数の導電性材料の部分の上に外部繼子(36,3 7、38,39)を形成する段階、そして前記ダイ(3 0、31)から外部端子(36,37,38,39)へ の電気的接続(55,56.57)を画定する金属層を 29 前記複数の領域のおのおのにおけるアルミニウムの上部 被着する段階.

を具備することを特徴とするワイヤボンドなしモジュー ルバッケージを製造する方法。

【請求項2】 ワイヤボンドなしモジュールバッケージ を製造する方法であって、

その中に固定された空洞(16)を備えたプリフォーム (15)を提供する段階。

前記空洞(16)内に前記空洞(16)を複数の別個の 領域(21,22,23,24)に分割する誘電体仕切 り(20)を提供する段階。

第1の導電性材料の複数の部分を、前記複数の領域(2 1、22,23、24)のおのおのに1つずつ、配置す る段階であって、前記誘電体仕切り(20)は前記第1 の導電性材料の各部分を前記第1の導電性材料のすべて の他の部分から電気的に絶縁するもの。

前記複数の領域(21,22,23,24)の1つにお ける前記第1の導電性材料の第1の部分の上に半導体ダ イ (30, 31) を実装する段階、

誘電体圏 (35) を前記複数の領域 (21, 22, 2 複数の部分の上に配置する段階であって、前記誘電体層 (35) はそとを通って画定されかつ前記第1の導電性 材料の一部の面を露出させかつ前記半導体ダイ(30) 31)への接続を募出させるよう配置された関目(36 ~46)を有するもの、そして前記半導体ダイへの接続 部および前記第1の導電性材料の一部の露出された面に 接触するよう前記諸電体層の上に第2の導電性材料の部 分を配置し、外部幾子(36,37,38,39)およ び前記半導体ダイ(30、31)と前記外部端子(3 6.37,38.39) との間の相互接続(55.5)

6、57)を固定する段階。

を具備することを特徴とするワイヤボンドなしモジュー ルバッケージを製造する方法。

【請求項3】 ワイヤボンドなしモジュールバッケージ を製造する方法であって、

その中に画定された空洞を備えたシリコンカーバイドの モールドされたプリフォームを提供する段階、

その中に画定された複数のポケットを有するセラミック 基板を提供しかつ該基板を前記空洞内に配置する段階で 1. 22, 23. 24) のおのおのに1つずつ。配置す 10 あって、前記ポケットは前記空洞を複数の別個の領域に 分割するよう外側に関いているもの。

> 前記モールドされたプリフォームをアルミニウムによっ て浸透させかつ前記複数の別個の領域のものものにアル ミニウムを試着する段階であって、前記基板のポケット は前記別個の領域のおのおのにおけるアルミニウムを他 の別個の領域のすべてにおけるアルミニウムから電気的 に絶縁するもの.

> 前記複数の領域の1つにおけるアルミニウムの上に半導 体ダイを実装する段階、

に誘電体層を配置する段階であって、該誘電体層はそこ を通って画定された関口を有し、該開口は前記アルミニ ウムの面を露出しかつ前記半導体ダイへの接続を露出す るよう配置されているもの。そして前記半導体ダイへの 接続および前記アルミニウムの露出された面に接触する よろ前記誘電体層の上に導電性材料の部分を配置し、そ れによって外部端子および前記半導体ダイと該外部端子 との間に相互接続を画定する段階、

を具備することを特徴とするワイヤボンドなしモジュー 30 ルバッケージを製造する方法。

【請求項4】 ワイヤボンドなしモジュールバッケージ であって、

その中に固定された空洞(16)を備えたプリフォーム

前記空洞(16)内に配置されかつ前記空洞(16)を 複数の別個の領域(21、22、23、24)に分割す る誘電体仕切り(20)。

前記複数の別個の領域(21,22,23,24)のお のおのに1つづつ配置された、複数の部分の第1の部分 3、24)のおのおのにおける前記第1の導端性材料の 49 の導端性材料であって、前記誘端体性切り(20)は前 記第1の導電性材料のおのおのの部分を前記第1の導電 性材料のすべての他の部分から電気的に絶縁するもの。 前記複数の領域(21,22,23,24)の1つにお ける前記第1の導電性材料の第1の部分の上に実装され た半導体ダイ(30,31)、

> 前記第1の導電性材料の前記複数の部分の上に画定され た外部端子(36,37,38,39)、そして前記半 導体ダイおよびそれらの間に相互接続(55,56,5 7)を提供する外部端子の間に延在する金属被着部(5 59 5, 56, 57),

http://www4.ipdl.inpit.go.jp/tjcontentdben.ipdl?N0000=21&N0400=image/gif&N0401=/... 12/10/2009

を具備することを特徴とするワイヤボンドなしモジュー ルバッケージ。

【請求項5】 ワイヤボンドなしモジュールバッケージ であって.

その中に画定された空洞を備えたプリフォーム。

前記空洞内に配置されかつ前記空洞を複数の別個の領域 に分割する誘電体仕切り、

前記複数の別個の領域のおのおのに1つづつ配置され た。複数の部分の第1の導電性材料であって、前記誘電 体性切りは前記第1の導電性材料の各部分を前記第1の 10 記鉄圏のおのおのは復数エレメント(multieel 導電性材料のすべての他の部分から電気的に絶縁するも

前記複数の領域の1つにおける前記第1の導電性材料の 第1の部分の上に実装された半導体ダイ、

前記複数の領域のおのおのにおける前記第1の導電性材 料の前記複数の部分の上に配置された誘電体層であっ

て、該誘電体層はそこを通って画定されかつ前記第1の 導電性材料の部分の面を露出しかつ前記半導体ダイへの 接続を露出するよう配置された関目を有するもの。そし 料の部分の露出された面に接触するよう前記誘電体層の 上に配置された第2の導電性材料の部分であって、該第 2の薬電性材料は外部端子および前記半導体ダイと前記 外部端子との間の相互接続を画定するもの、

を具備することを特徴とするワイヤボンドなしモジュー ルバッケーシ。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、1つまたはそれ以 上の半導体チップを含みおのおののチップ上に数多くの 30 半導体装置を備えたモジュールパッケージに関する。

[0002]

【従来の技術】数多くの用途において、半導体ダイは復 数の半導体装置を含むモジュールの形で製造される。こ れらのモジュールは次に特定の用途に適合させるために 何らかの望ましい形式でバッケージングされる。モジュ ールをパッケージングするためには、種々の半導体装置 および/またはダイを相互接続しかつ次に該半導体装置 および/またはダイを外部リードに接続する必要があ り、これら外部リードを通してパッケージが回路内に電 40 ドなしモジュールパッケージを提供することにある。 気的に接続できる。生じ得る主たる問題は外部リードへ の相互接続および接続は一般にワイヤボンディングによ って形成されることである。

[0003]

【発明が解決しようとする課題】ワイヤボンディングエ 程は低速であり、高価でありかつかなり低い歩留りにつ ながる。この分野で知られているように、ワイヤボンデ ィング用マシンは非常に高価でありかつ製造されるもの おのの異なるモジュールおよび/またはパッケージに対 して再プログラムされなければならない。また、ワイヤー56 記憶数の領域のおのおのに1つ、配置する段階を含み、

ボンディング用マシンは半導体ダイをそれらがボンディ ングされる際に損傷する傾向が強い。ワイヤボンドはパ ッケージングの間に容易に破壊されかつ、それらが半導 体ダイおよび/またはモジュールの表面の上に配置され なければならないため、最終的なパッケージの寸法をか なり増大させる。

【0004】一例として、電力用バッケージにおいて は、並列に接続された10~30もの装置(dev:c es)を有することはまれなことではない。一般に、前 ement)装置であり、装置ごとに数多くの接続、ま たはワイヤボンドを必要とする。また、電力用バッケー ジは一般に複数の接続を含むある形式の制御もよび/ま たは電子スイッチを含む。典型的な電力用パッケージは 数10から数100のワイヤボンドを含み、そのおのお のはワイヤボンダが半導体ダイを損傷する機会を与え る。1つの動作に対してワイヤボンディングマシンのパ ラメータは設定されかつ最適化されるが、力、エネル ギ、取付具(fixture)のアライメント、カッタ て前記半導体ダイへの接続部および前記第1の導電性材 20 の残留物の集積 あるいは他のパラメータのわずかな変 動が半導体ダイが損傷される条件を生じ得る。

> 【0005】ワイヤボンディングを必要としない技術を 開発することがいくつかの額点から有利であるう。

> 【①①06】従って、本発明の目的はワイヤボンドなし またはワイヤボンドレス (wirebondless) モジュールバッケージを提供することにある。

> 【①①①7】本発明の他の目的は、ワイヤボンドの必要 性を除去するためにモジュールパッケージを製造する新 規なかつ改善された方法を提供することにある。

【①008】本発明のさらに他の目的は、従来のバッケ ージよりも小型でありかつよりがんじょうな新規がつ改 暮されたワイヤボンドなしモジュールバッケージを提供 することにある。

【①①①②】本発明のさらに他の目的は、標準的な半導 体プロセス技術を使用して製造される新規なかつ改善さ れたワイヤボンドなしモジュールパッケージを提供する ことにある。

【①①10】本発明のさらに他の目的は、前記プロセス にヒートシングを含む新規なかつ改善されたワイヤボン [0011]

【課題を解決するための手段】上記および他の問題は本 発明のワイヤボンドなしモジュールバッケージを製造す る方法において少なくとも部分的に解決されかつ上記お よび他の目的は実現される。このワイヤボンドなしモジ ュールバッケージを製造する方法は、プリフォームにそ の中に画定された空洞を提供する段階、前記空洞を複数 の別個の領域に分割する誘電体仕切りを前記空洞に提供 する段階、そして第1の導電性材料の複数の部分を、前

前記誘電体仕切りは前記第1の導電性材料のおのおのの 部分を前記第1の導電性材料のすべての他の部分から電 気的に隔離する。半導体ダイが次に前記第1の導電性材 料の第1の部分の上に前記複数の領域の1つに実装され かつ誘電体層が前記複数の領域のおのおのにおける第1 の導電性材料の複数の部分の上に配置され、該誘電体層 はそこをとおりかつ第1の導電性材料の一部の面を露出 しかつ半導体ダイへの接続を露出するよう配置された関 口を有する。第2の導電性材料の一部が次に前記誘電体 層の上に配置され、前記接続を前記半導体ダイおよび前 10 ある。 記第1の導電性材料の一部の舞出された面に接触させか つ外部端子もよび半導体ダイと外部端子の間の相互接続 を画定する。

【0012】好ましい実施形態では、前記プリフォーム は多孔性(porous)シリコンカーバイドからモー ルドされかつ前記誘電体仕切りはその中に形成された複 数のポケットを備えた窒化アルミニウムのモールドされ たあるいはプレスによる墓板として提供される。前記基 板は前記プリフォームの空洞内に配置されかつ前記プリ フォームおよびポケットはアルミニウムを浸透される。 前記半導体ダイはアルミニウムの上に実装されかつ該ダ イと外部接続の間に相互接続が形成される。

$\{00131$

【発明の実施の形態】次に図1~図9を参照すると、本 発明に係わるワイヤボンドなしモジュールパッケージを 製造するプロセスにおける種々のステップが示されてい る。特に図1を参照すると、プリフォームまたは予値的 形成品15が示されており、該プリフォーム15はその 中に形成された中央に位置するほぼ四角形の空洞 16を 有する。この特定の例では、ブリフォーム15は多孔性 30 シリコンカーバイド (SiC) をよく知られたプロセス で所望の形状にモールドすることにより形成される。ま た。との特定の実施形態では、説明される機略的な寸法 に関して完全に理解するために、プリフォーム15はほ ぼ1インチ (約25、4mm) 幅、2インチ (約50、 8 mm) 長さおよび(). ()55インチ(約1.40m) m) の厚さである。空洞 1 6 に加えて、ブリフォーム 1 5は空洞16のおのおのの側にそこを通って伸びている 実装孔17が形成されている。この特定の実施形態では 単一の空洞が示されているが、もし必要であれば、付加 40 26 および27 内に実装されている。この特定の例で 的な空洞を形成できかつ空洞16について説明したのと 同様に使用できることが以下の説明から理解できるであ ろう。

【10014】次に図2を参照すると、空洞16を複数の 別個の領域に分割するために空洞16内に複数の誘電体 仕切りが形成されている。この特定の例では、該仕切り はプリフォーム15の空洞16内に適合するよう誘電体 基板20を形成することによって提供される。 基板20 は、セラミック様の窒化アルミニウム(AIN)、酸化 アルミニウム(AlaO。)、酸化ベリリウム(Be

O) その他のような絶縁材料からよく知られたプロセ スによりモールドされまたはプレス加工され、かつ別値 の領域21、22、23および24を含み、これらの領 域のすべては基板20の壁または仕切りによりお互いか ら電気的に隔離または絶縁されている。 基板20は(図 2に示されるように)空洞16内にまさつ係合され、前 記別個の領域21~24は墓板20に生成されたほぼ外 側に開いたくばみまたはポケットでありかつ真質的に任 意の所望の形状を持つことができることに注目すべきで

【0015】 基板20を空洞16にまさつ係合した後、 構造全体はモールド中に置かれかつ液体アルミニウム台 金によって浸透され該液体アルミニウム合金は次に冷却 されて該アルミニウムを凝固する。技術的に知られてい るように、前記浸透プロセスは多孔性シリコンカーバイ 下の隙間を充填しそれによって新しく形成された金属マ トリクス複合体 (metal matrix comp osite:MMC)が非常に良好な熱導体となるよう にする。また、前記浸透は墓板20を空洞16に固定的 20 に係合させかつ領域21~24のものおのに導電性の面 を形成する。当業者によく理解されるように、領域21 ~2.4のおのおのにおける導電性のアルミニウム面はお 互いから電気的に絶縁されているが、窒化アルミニウム は比較的薄くかつ熱を伝達できるため、MMCペースプ レート (プリフォーム15を含む) は構造全体のヒート シンクとして動作する。

【0016】図3を参照することにより分かるように、 領域22,23および24は基板20のエッジと実質的 に同じレベルにアルミニウムによって満たされかつ領域 - 21は2つの浅い空洞26および27を画定するように アルミニウムによって満たされる。浅い空洞26を含 む、空洞16の墓板20および基板20におけるアルミ ニウムの関係を示す断面図が図4に与えられている。浅 い空洞26 および27は共にアルミニウム領域21に形 成されかつ、従って、お互いに電気的に絶縁されていな Ĺ,

【0017】次に図5に移ると、半導体ダイ30および 31が、ソルダリング、導電性接着剤。その他のよう な、任意の都合のよい手段により、それぞれ、浅い空洞 は、ダイ30および31の下部または後部面は物理的に かつ電気的に領域21におけるアルミニウムの面に結合 されている。この場合、浅い空洞26および27は半導 体ダイ30 および31の上部面が実質的に領域21にお けるかつ領域22~24におけるアルミニウムの上部面 と同じ高さとなるような深さで形成される。従って、榊 造全体の上部面は実質的に平坦になる。

【0018】との特定の実施形態では、ダイ30は高電 力IGBTスイッチを形成するために並列に接続された 50 複数の絶縁ゲートバイポーラトランジスタ(IGBT)

セル、および該スイッチの状態を決定するよう設計され たエミッタ検知回路を含む。ダイ30の下部(反対側) 面は回路の1つの端子、特にコレクタ、である。上部面 はエミッタ接続。ゲート接続および前記検知回路を有す る。ダイ31はパワーダイオードを形成するために並列 に接続された複数のダイオードを含み、ダイ31の下部 (反対側) 面は前記復数のダイオードの一方の端子であ りかつ上部面は反対側の端子である。

【0019】誘躍体材料の層35がすべてのダイおよび 空洞 15内のアルミニウムを覆うように空洞 15の上に 10 **被着されまたは配置される。すぐ後に説明するように、** 層35は仕上げ構造(finished struct ure)に図められかつそれが後の操作の間に損傷され ないような特性に選択されるべきである。典型的な例と して、層35は標準的なフォトレジストまたはポリイミ ドのフォトレジストを含むことができまた形成すること ができる。これらの材料は所塑の層に比較的容易に形成 できかついった人層が形成されると容易に操作すること ができる。

アルミニウムの一部の面を露出しかつ半導体ダイ30お よび31への接続を露出するように層35を通して複数 の開口が形成される。特に、この例では、関口36,3 7、38および39は、それぞれ、領域23,24,2 1 および22のアルミニウムの面の一部を露出するよう 形成される。一対の間隔を開けた関口41および42が 領域23のアルミニウムの一部および領域24のアルミ ニウムの一部の面を露出するように層35を通して形成 される。第2の対の関口43および44が関口41およ および前記!GBTのおのおのに対するゲート回路への ダイ30上の接続に対しそれぞれ上に横たわる関係で形 成される。複数の関口45(8個)が【GBTのおのお ののエミッタに対する接続を露出するようダイ30の上 に慥たわって層35を通り形成される。また、閉口46 がダイ31の上部面への接続を露出するように層35を 通って形成される。層35およびそこを通る関口は種々 のプロセス技術によって形成することができ、該プロセ ス技術はそれらに限定されるものではないがもし層35 は露出を行い。かつ露光または露出された領域を除去す るよく知られたかつ比較的単純なプロセスを含む。

【0021】すぐ後により詳細に説明するように、関口 36~39はモジュールのための外部端子を画定しか つ。従って、比較的大きく。そのため比較的大きな電気 的接続がそこに対して形成できる。また、図5に戻ると 分かるように、領域23のアルミニウムは関口41を関 □36に接続しかつ領域24のアルミニウムは開□42 を開口37に接続する。さらに、後に明らかになるよう に、領域22のアルミニウムは接続パッド、ならびに外 50 る。リード60は、領域22のアルミニウムを通して、

部端子として作用する。

【0022】図7に示されるように、本プロセスにおけ る次のステップは層35の適切な表面領域およびそこを 通る開口を露出した状態となるよう層35の上に導体の めっきマスク5 ()を配置することを含む。特に、マスク 50は層35の開口41および43およびそれらの間に 延在する層35の部分を露出する関口51、層35の関 □42および44ならびにそれらの間に延在する層35 の部分を露出する第2の開口52、そして層35を通る 関口45、46および39の一部ならびにそれらの間の 層35の一部を認出する大きな第3の開口53を有す る。相互接続金属、例えば、アルミニウム、銅、その他 が次に、それらに限定されるものではないが蒸着。電気 めっき、無電解めっき(electro-less p lating)。その他を含む、任意の都合のよいプロ セスによって露出した表面領域の上に被着される。マス ク50 および外側の金属が次に除去されて図8に示され る電気的相互接続を残す。

【0023】図8を参照することによって分かるよう 【①①20】図6に示されるように、領域21~24の 20 に、相互接続金属の条片またはストリップ55がマスク 50内の関口51によって形成され、相互接続金属のス トリップ56が開口52によって形成されかつ相互接続 金属の比較的大きなパッチ (patch) 57が開口5 3によって形成される。ストリップ55は関口43を通 してダイ3!上の検知回路を領域23のアルミニウムに 電気的に接続し、その一部は雰囲されて関口36におけ る外部幾子を画定する。ストリップ56はダイ30の上 のIGBTのゲートを関口4.4を通して領域2.4のアル ミニウムに電気的に接続し、その一部は雰囲されて関ロ び42と間隔をあけた関係でかつエミッタ検知回路への 30 37における外部端子を固定する。バッチ57は開口4 5を通してダイ30の上のIGBTのエミッタを開口4 6を通してダイ31の上のダイオードの上部繼子(アノ ード)と相互接続し、かつさらに、前記エミッタおよび ダイオードを領域22のアルミニウムに接続し、該領域 22の一部は開口39内に外部幾子を画定するために露 出されている。

【0024】次に図9を参照すると 複数のリード60 ~63が、それぞれ、関口36~39の露出されたアル ミニウムに取り付けられる。リード60~63は、それ がフォトレジスト材料であればマスキングレ、窓光また 40 ちに限定されるものではないが、スポット溶接、ソルダ リング、その他を含む、任意の都合のよいプロセスによ って取り付けることができる。この例では、リード60 ~63は別個に形成されているものとして図示されてお りかつモジュールバッケージの製造後に取り付けられる が、リードは単一のリードフレームとして形成すること もできあるいは前の工程で前記相互接続金属の一体的な 部分として形成することもできる。

> 【①025】図10には本補造を理解するのを容易にす るために前記モジュール回路の電気回路が示されてい

(5)

相互接続金属バッチ57に電気的に接続され、該相互接 統金魔パッチ57は次にダイ31の上のダイオードの一 方の側(アノード)にかつダイ30の上の!GBTのエ ミッタに接続されている。リード61は領域21のアル ミニウムに電気的に接続され、該アルミニウムはまたダ イ31の上のダイオードの下部または反対側(カソー ド)におよびダイ30の下部または反対側(IGBTの コレクタ)に接続されている。リード62は領域24の アルミニウムに接続され、該アルミニウムは相互接続金 属リンク56を通してダイ30の上のIGBTのゲート 10 【図4】図3の4-4線に沿った断面図である。 回路に電気的に接続されている。また、リード63は領 | 域24のアルミニウムに接続され、該アルミニウムは相 互接続金属リンク55を介してダイ30の上のIGBT のエミッタ検知回路に電気的に接続されている。

【0026】図9に示されるすべての接続が提供される と、バッケージは、もし必要であれば、保護のために好 適に封入されあるいはより大きな制御回路へと導入する ことができる。ここではプロセスおよびワイヤボンドな しモジュールバッケージを説明する目的で特定の構造お よび特定の回路につき説明したが、当業者には1個から 20 多数の複数の半導体ダイまでを含む広範囲のモジュール を製造するためにこの新規な製造プロセスを使用できる ことが理解できるであろう。

[0027]

【発明の効果】実装用孔17を使用することにより、パ ッケージは、もし必要であれば、より大きなヒートシン クに固定することができかつプリフォーム15のアルミ ニウムを含浸したシリコンカーバイドはパッケージから 熱を除去するための調法な経路を提供する。さらに、バ ッケージ全体が何らのワイヤボンディングその他を必要 30 16 空洞 とすることなく標準的な半導体プロセス技術を使用して 製造できる。提供される端子および相互接続は回路また は部品に対する損傷なしに比較的容易に形成できかつ大 型かつ頑丈であり、従ってそれらは適切に必要な電流を 伝達できかつバッケージへのかつパッケージ内での信頼 性ある接続および相互接続を提供できる。また、複者さ れたリードは従来技術のワイヤボンド方式のリードに対 して寄生インダクタンスを低減する形状となっている。 【①①28】本発明の特定の真施形態を示しかつ説明し たが、当業者にはさらに他の修正および改善をなすこと 40 45、46 開口 ができる。従って、この発明は示された特定の形式に限 定されるものではなくかつ添付の特許請求の範囲によっ てこの発明の領神および範囲から離れることのないすべ ての変形をカバーすることを意図している。

【図面の簡単な説明】

【図1】本発明に係わるワイヤボンドなしモジュールバ ッケージを製造するプロセスにおける1つの工程での状

【図2】本発明に係わるワイヤボンドなしモジュールパ ッケージを製造するプロセスにおける1つの工程での状 療を示す説明的斜視図である。

【図3】本発明に係わるワイヤボンドなしモジュールパ ッケージを製造するプロセスにおける1つの工程での状 態を示す説明的斜視図である。

艦を示す説明的斜視図である。

【図5】本発明に係わるワイヤボンドなしモジュールパ ッケージを製造するプロセスにおける1つの工程での状 **癒を示す説明的斜視図である。**

【図6】 本発明に係わるワイヤボンドなしモジュールパ ッケージを製造するプロセスにおける1つの工程での状 騰を示す説明的斜視図である。

【図7】本発明に係わるワイヤボンドなしモジュールパ ッケージを製造するプロセスにおける1つの工程での状 療を示す説明的斜視図である。

【図8】本発明に係わるワイヤボンドなしモジュールバ ッケージを製造するプロセスにおける1つの工程での状 **懲を示す説明的斜視図である。**

【図9】本発明に係わるワイヤボンドなしモジュールパ ッケージを製造するプロセスにおける1つの工程での状 態を示す説明的斜視図である。

【図10】図9のモジュールの等価回路を示す電気回路 図である。

【符号の説明】

15 プリフォーム

17 寒痿孔

2 () 誘電体基板

21.22,23,24 個別領域

26、27 浅い空洞

30.31 半導体ダイ

35 誘電体材料層

36. 37, 38, 39 願门

41.42 一対の関口

43、44 第2の対の開口

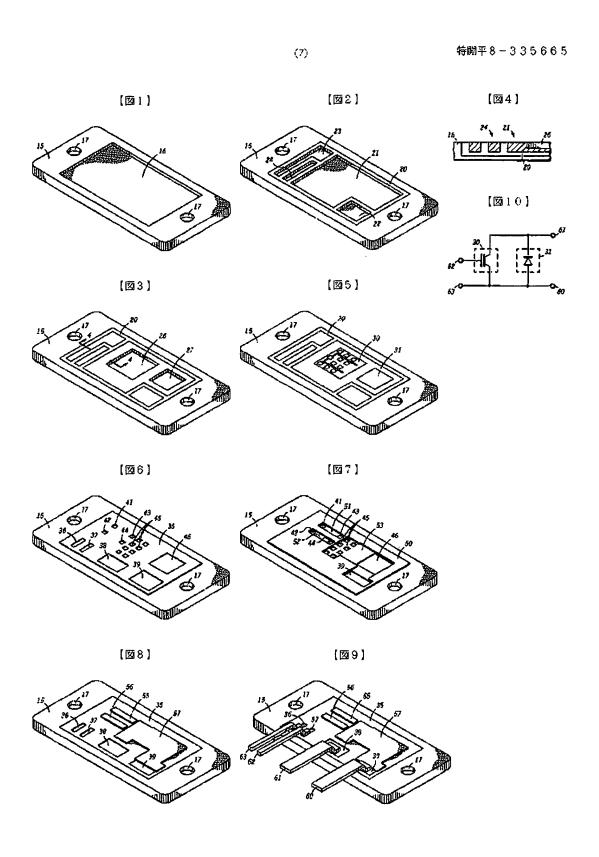
50 導電体めっきマスク

51,52,53 瞬口

55、56 ストリップ

57 NoF

60. 61, 62, 63 U-F



特関平8-335665

```
【公報程則】特許法算17条の2の規定による補正の掲載
【部門区分】第7部門第2区分
【発行日】平成15年9月12日(2003.9.12)
【公開番号】特開平8-335665
【公開日】平成8年12月17日(1996.12.17)
【年通号数】公開特許公報8-3357
【出願番号】特願平8-163922
【国際特許分類第7版】
HO11 25/04
25/18
23/12
【FI】
```

【手続浦正書】

【提出日】平成15年6月2日(2003.6.2)

G

【手続箱正1】

【補正対象書類名】明細書

23/12

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 ワイヤボンドなしモジュールバッケージ を製造する方法であって。

その中に画定された空洞(16)を備えたプリフォーム (15)を提供する段階。

前記空洞(16)内に前記空洞(16)を複数の別個の 領域(21,22,23.24)に分割する誘電体仕切り(20)を提供する段階。

第1の導電性材料の複数の部分を前記複数の領域(2 1,22,23,24)のおのおのに1つずつ、提供する段階であって、前記譜電体仕切り(20)は前記第1 の導電性材料の各部分を前記第1の導電性材料のすべて の他の部分から電気的に絶鐸する、前記段階、

前記複数の領域 (21,22,23,24) の1つの中 に半導体ダイ (30,31) を実装する段階、

前記複数の導電性材料の部分の内の少なくとも1つに外部端子(36、37、38、39)を提供する段階、そして前記ダイ(30、31)から前記外部端子(36、37、38、39)の内の少なくとも1つへの電気的接続(55、56、57)を画定するために前記複数の領域の上部に金属層を被着する段階。

を具備することを特徴とするワイヤボンドなしモジュールバッケージを製造する方法。

【請求項2】 ワイヤボンドなしモジュールパッケージ を製造する方法であって。

その中に固定された空洞(16)を備えたプリフォーム (15)を提供する段階。 前記空洞(16)内に前記空洞(16)を復数の別個の 領域(21,22,23、24)に分割する誘電体仕切 り(20)を提供する段階。

第1の導電性材料の複数の部分を、前記複数の領域(2 1、22,23、24)のおのおのに1つずつ、提供する段階であって、前記誘電体仕切り(20)は前記第1 の導電性材料の各部分を前記第1の導電性材料のすべて の他の部分から電気的に絶縁する、前記段階、

前記複数の領域(21,22,23,24)の1つの中 に半導体ダイ(30,31)を実装する段階、

諸電体層 (35)を前記複数の領域 (21,22.2 3,24)のおのおのにおける前記第1の導電性材料の 複数の部分の上部に提供する段階であって、前記誘電体 圏 (35)はそとを通って固定されかつ前記第1の導電 性材料の一部の面を露出させかつ前記半導体ダイ(3 0,31)への総統を露出させるよう配置された開口

0.31)への接続を選出させるよう配置された開口 (36~46)を有する。前記段階。そして前記半導体 ダイへの接続部および前記第1の導電性材料の一部の選 出された面に接触するよう前記誘電体層の上部に第2の 導電性材料の部分を提供する段階。

を具備することを特徴とするワイヤボンドなしモジュールバッケージを製造する方法。

【 請求項 3 】 ワイヤボンドなしモジュールパッケージ を製造する方法であって。

その中に回定された空洞を備えたシリコンカーバイドの モールドされたプリフォームを提供する段階、

その中に画定された複数のポケットを有するセラミック 基板を提供しかつ該基板を前記空洞内に前記空洞を複数 の別個の領域に分割するように配置する段階。

前記そールドされたプリフォームをアルミニウムによって浸透させかつ前記複数の別個の領域のおのおのにアルミニウムを被着する段階であって、前記基板のポケットは前記別個の領域のおのおのにおけるアルミニウムを他

-縞1-

特関平8-335665

の別個の領域のすべてにおけるアルミニウムから電気的 に絶縁する、前記段階、

前記複数の領域の1つにおけるアルミニウムの上に半導 体ダイを実装する段階、

前記複数の領域のおのおのにおけるアルミニウムの上部 に誘電体層を提供する段階であって、該誘電体層はそこ を通って画定された関口を有し、該開口は前記アルミニ ウムの面を露出しかつ前記半導体ダイへの接続を露出す るよう配置される、前記段階、そして前記半導体ダイへ の接続および前記アルミニウムの露出された面に接触す るよう前記誘電体層の上部に導電性材料の部分を提供す る段階、

を具備することを特徴とするワイヤボンドなしモジュー ルバッケージを製造する方法。

【請求項4】 ワイヤボンドなしモジュールバッケージ

その中に画定された空洞(16)を備えたプリフォーム (15)であって、該プリフォームは第1の材料で形成 されるもの、

前記空洞(16)内に配置されかつ前記空洞(16)を 複数の別値の領域(21、22,23、24)に分割す る誘電体仕切り(20)であって、該誘電体仕切りは前 記第1の材料と異なる第2の材料で形成されるもの、 前記複数の別個の領域(21,22,23,24)のお のおのに1つずつ配置された、第1の導電性材料の複数 の部分であって、前記護電体仕切り(20)は前記第1 の導電性材料のおのおのの部分を前記第1の導電性材料 のすべての他の部分から電気的に絶縁するもの。

前記複数の領域(21,22,23,24)の1つにお ける前記第1の導電性材料の第1の部分の上部に実装さ れた半導体ダイ(30,31)、

前記第1の導電性材料の前記復数の部分に電気的に結合 された外部幾子 (36, 37, 38, 39)、そして前 記半導体ダイおよび前記外部端子の間に延在し、それら の間に相互接続(55,56,57)を提供する金属被 者部 (55, 56, 57)

を具備することを特徴とするワイヤボンドなしモジュー ルバッケージ。

【請求項5】 ワイヤボンドなしモジュールパッケージ を製造する方法であって、

その中に画定された空洞を備えたプリフォームを提供す る段階、

前記空洞内に前記空洞を複数の別個の領域に分割する誘 電体仕切りを提供する段階。

第1の導電性材料の複数の部分を前記複数の領域のもの おのに1つずつ、提供する段階であって、前記誘電体仕 切りは前記第1の導電性材料の各部分を前記第1の導電 性材料のすべての他の部分から電気的に絶縁する。前記 段階

前記複数の領域の1つの中に半導体ダイを突装する段 階、そして前記ダイから少なくとも1つの外部端子への 電気的接続を画定するために前記複数の領域の上部に金 層層を被着する段階、

を具備することを特徴とするワイヤボンドなしモジュー ルバッケージを製造する方法。